INNOVATIVE ADVANCEMENTS IN ANTI-ISLANDING PROTECTION FOR ENHANCED POWER QUALITY AND MINIMAL NDZ

RAKESH SHAMRAO PATEKAR

DEPARTMENT OF ELECTRICAL ENGINEERING
INDIAN INSTITUTE OF TECHNOLOGY DELHI
MARCH 2025

Innovative Advancements in Anti-Islanding Protection for Enhanced Power Quality and Minimal NDZ

by

RAKESH SHAMRAO PATEKAR

Department of Electrical Engineering

Submitted

In fulfillment of requirements of degree of ***Doctor of Philosophy***

to the

INDIAN INSTITUTE OF TECHNOLOGY DELHI
HAUZ KHAS, NEW DELHI-110016, INDIA
MARCH, 2025

This thesis is dedicated to my late father,

Shree Shamrao Dadaji Patekar

CERTIFICATE

This is to certify that the thesis entitled **'Innovative Advancements in Anti-Islanding Protection for Enhanced Power Quality and Minimal NDZ**, being submitted by **Rakesh Shamrao PATEKAR** to **Indian Institute of Technology, Delhi** is a record of bonafide research work carried out under my supervision and I consider it worthy for consideration of the award of the degree **Doctor of Philosophy** in Electrical Engineering. The results obtained here have not been submitted to any other University or Institute for the award of any degree or diploma.

Prof. Bijaya Ketan Panigrahi

Department of Electrical Engineering,

Indian Institute of Technology Delhi,

New Delhi - 110016, India.

Date:

Place:

Acknowledgments

To my Supervisor: I sincerely thank my supervisor, Prof. B. K. Panigrahi, for his consistent support, guidance, and encouragement throughout my research journey. Prof. Panigrahi's expertise, enthusiasm for the subject, and knack for simplifying complex concepts have significantly enriched my understanding. His willingness to grant me independence in my research empowered me to explore deeply and broadly across different domains. His mentorship has been instrumental in shaping my growth and accomplishments in this field.

To my research committee members and teachers during my coursework: I sincerely thank my doctoral research committee members, Prof. N. Senroy, Prof. A. R. Abhyankar, and Prof. A. Verma, for their invaluable guidance and feedback in shaping my research direction. I thank esteemed teachers like Prof. S. Mishra and Prof. S. Bhasin for enriching my coursework. I want to especially thank Dr. Rabindra Mohanty for sharing his knowledge and contributing to my PhD journey.

To all my past teachers: I extend my heartfelt appreciation to my former educators from school, college, and coaching institutes, whose guidance and mentorship equipped me to pursue this esteemed degree. I extend my heartfelt gratitude to my esteemed teachers, Mr. Rupesh Ghagi, Mr. Ganesh Pawde, Mr. Yogesh Dhumne, Mr. Sandip Dakhre, Mr. M. Petkar, Mr. Rakhe, Mr. Kawalkar, Mr. Dhanegaonkar, and Mr. Chikhlikar, for their constant support during the early stages of my life. Their encouragement ignited my passion for education and life.

To my financial Stakeholders: I also thank the Ministry of Human Resource Development (MHRD), Government of India, for providing financial support through a scholarship to complete the Doctoral program at IIT Delhi.

To my professors from past institutes: I sincerely thank all the professors who have supported me directly or indirectly during my graduation and post-graduation education. I sincerely thank Prof. S. R. Tambay, Prof. A. Mitra, Prof. P. Kulkarni, and Prof. M. Ballal for their constant support during my master's thesis. I also want to thank my B. Tech supervisors, Prof. S. M. Shinde, Prof. A. Thoasr, Prof. A. Bhole, and all the professors at GECA Aurangabad.

To my late father: This thesis is dedicated to my late father, Shree Shamrao Dadaji Patekar, who believed in me and supported my education. His thoughts on education have allowed me to become who I am today. He is my inspiration to work hard and achieve such a great position. Thank you so much for your support throughout my entire life. I only regret that you are no longer here to see my success.

To my family members: I am deeply thankful to my mother, Mrs. Indu Shamrao Patekar; my brother, Vaibhav Patekar; my wife, Mrs. Rohini Rakesh Patekar; and my extensive family for their invaluable upbringing, sacrifices, and unwavering support, without which my education wouldn't have been possible.

To my friends, Seniors, and my extended researcher family: I am deeply thankful to my seniors, Dr. Diptak Pal and Dr. Pankaj Achlerkar, for their constant support and motivation during my PhD journey. I also want to thank Miss Arjita Pal for her continuous support and help. I am grateful to all the seniors, colleagues, and juniors who assisted me directly or indirectly throughout my PhD journey.

— RAKESH SHAMRAO PATEKAR

Abstract

Emerging challenges in anti-islanding protection systems have arisen due to increased load diversity and the widespread adoption of Inverter-Based Generation (IBG) within the electrical power distribution system (EPDS). Integrating distributed generators (DGs) with advanced anti-islanding protection systems (AIPS) is essential to guarantee operational integrity, particularly for IBGs in distribution networks. Nevertheless, conventional AIPS often fail to detect unintentional islanding events during perfectly matched loading conditions, highlighting a critical vulnerability. Furthermore, most IBGs employ active islanding detection strategies due to their minimal non-detection zone (NDZ) and rapid response. However, the power quality of the distribution network may suffer due to the increasing penetration of the active disturbance signals. Load diversity also plays an essential role in analyzing the NDZ and detection time of AIPS. The impact of load diversity on NDZ and the detection time of AIPS is significant, highlighting the need for comprehensive analysis in scientific literature. Therefore, it is crucial for the scientific community to thoroughly examine a range of diverse load models and their effects on islanding detection techniques.

The thesis proposes a novel solution to overcome the aforementioned challenges by introducing a new AIPS with zero non-detection zone (NDZ), characterized by rapid operation and minimal impact on power quality, robustness, and reliability. Additionally, it includes a comprehensive study focusing on load diversity and parameter settings. The thesis thoroughly discusses its contributions in detail, focusing on the following aspects.

- A hybrid islanding detection algorithm is introduced, leveraging both the rate of change of kinetic energy and the root-mean-square value of absolute frequency deviation at the point of common coupling (PCC). This methodology represents a notable advancement over existing techniques, particularly regarding the injection mechanism of disturbances via the q-axis current control loop of the grid-tied inverter. The algorithm activates the disturbance signal injection mechanism solely when an unintentional islanding event is anticipated, as determined by monitoring specific parameters at the PCC. This mechanism is proposed to

achieve zero non-detection zones, operate with remarkable speed, have a straightforward implementation process, and exert significantly less impact on the power quality and stability of the power electronics system.

- A thorough analysis of diverse load models, including emerging electric vehicle (EV) charging loads, and their effects on non-detection zones has been conducted. Different load models and their impact on overfrequency, underfrequency, overvoltage, and undervoltage protection schemes have been examined under varying EV charging load penetration levels.

- The study investigates the impact of different islanding detection methods on power quality. Moreover, it assesses the current signal's total harmonic distortion (THD) concerning parameter variations across various islanding detection methods. This comparative analysis offers valuable insights for improving islanding detection methods to mitigate their effects on power quality.

- The proposed AIPS architecture has undergone rigorous real-time testing in various scenarios using both the Typhoon-hardware-in-loop (HIL) and the real-time digital simulator (RTDS) based power hardware in the loop (PHIL) testbed. The performance of the method has been assessed through over 200 islanding and non-islanding case studies in simulation and experimental settings. Results indicate that the proposed method is robust, accurate, and capable of detecting islanding events swiftly, with a detection time as short as 150 milliseconds.

Key Words: Distributed generation (DG), Disturbance injection, Islanding identification, Non-detection zones(NDZ), Power quality, Protection, Rate of change of kinetic energy (ROCOKE), Real-time digital simulator (RTDS), Typhoon hardware-in-loop (HIL).

सार (Abstract)

भार विविधता में वृद्धि और विद्युत शक्ति वितरण प्रणाली के भीतर इनवर्टर-आधारित उत्पादन को व्यापक रूप से अपनाने के कारण एंटी-आइलैंडिंग सुरक्षा प्रणालियों में उभरती चुनौतियां उत्पन्न हुई हैं . विशेष रूप से वितरण नेटवर्क में आईबीजी के लिए परिचालन अखंडता की गारंटी के लिए उन्नत एंटी-आइलैंडिंग प्रोटेक्शन सिस्टम (एआईपीएस) के साथ वितरित जनरेटर को एकीकृत करना आवश्यक है। फिर भी, पारंपरिक एआईपीएस अक्सर पूरी तरह से मेल खाने वाली लोडिंग स्थितियों के दौरान अनजाने में द्वीप की घटनाओं का पता लगाने में विफल रहता है, जो एक महत्वपूर्ण भेद्यता को उजागर करता है। इसके अलावा, अधिकांश आईबीजी अपने न्यूनतम गैर-पहचान क्षेत्र और त्वरित प्रतिक्रिया के कारण सक्रिय द्वीप का पता लगाने की रणनीतियों को नियोजित करते हैं। हालांकि, सक्रिय विक्षोभ संकेतों के बढ़ते प्रवेश के कारण वितरण नेटवर्क की बिजली की गुणवत्ता प्रभावित हो सकती है। भार विविधता एन. डी. जेड. के विश्लेषण और ए. आई. पी. एस. के पता लगाने के समय में भी एक आवश्यक भूमिका निभाती है। एनडीजेड पर भार विविधता का प्रभाव और एआईपीएस का पता लगाने का समय महत्वपूर्ण है, जो वैज्ञानिक साहित्य में व्यापक विश्लेषण की आवश्यकता को उजागर करता है। इसलिए, वैज्ञानिक समुदाय के लिए यह महत्वपूर्ण है कि वे विभिन्न भार मॉडलों की एक श्रृंखला और द्वीप का पता लगाने की तकनीकों पर उनके प्रभावों की अच्छी तरह से जांच करें।

यह शोध प्रबंध शून्य गैर-पहचान क्षेत्र के साथ एक नया एआईपीएस शुरू करके उपरोक्त चुनौतियों को दूर करने के लिए एक नए समाधान का प्रस्ताव करता है, जिसमें तेजी से संचालन और बिजली की गुणवत्ता, मजबूती और विश्वसनीयता पर न्यूनतम प्रभाव होता है। इसके अतिरिक्त, इसमें भार विविधता और पैरामीटर सेटिंग्स पर ध्यान केंद्रित करने वाला एक व्यापक अध्ययन शामिल है। इस शोध प्रबंध में निम्नलिखित पहलुओं पर ध्यान केंद्रित करते हुए इसकी समस्याओं पर विस्तार से चर्चा की गई है।

- एक हाइब्रिड आइलैंडिंग डिटेक्शन एल्गोरिथ्म पेश किया गया है, जो सामान्य युग्मन के बिंदु पर गतिज ऊर्जा के परिवर्तन की दर और निरपेक्ष आवृत्ति विचलन के मूल-अर्थ-वर्ग मूल्य दोनों का लाभ उठाता है। यह पद्धति मौजूदा तकनीकों पर एक उल्लेखनीय प्रगति का प्रतिनिधित्व करती है, विशेष रूप से ग्रिड-टाईड इन्वर्टर के क्यू-एक्सिस करंट कंट्रोल लूप के माध्यम से गड़बड़ी के इंजेक्शन तंत्र के संबंध में। एल्गोरिथ्म विक्षोभ संकेत इंजेक्शन तंत्र को केवल तभी सक्रिय करता है जब एक अनजाने में द्वीप की घटना का अनुमान लगाया जाता है, जैसा कि पीसीसी में विशिष्ट मापदंडों की निगरानी द्वारा निर्धारित किया जाता है। यह तंत्र शून्य गैर-पहचान क्षेत्रों को प्राप्त करने, उल्लेखनीय गति के साथ संचालित करने, एक सीधी कार्यान्वयन प्रक्रिया रखने और बिजली की गुणवत्ता और बिजली इलेक्ट्रॉनिक्स प्रणाली की स्थिरता पर काफी कम प्रभाव डालने के लिए प्रस्तावित है

- उभरते इलेक्ट्रिक वाहन (ईवी) चार्जिंग लोड सहित विभिन्न लोड मॉडलों और गैर-पहचान क्षेत्रों पर उनके प्रभावों का गहन विश्लेषण किया गया है। विभिन्न लोड मोड-एल्स और ओवर-फ्रीक्वेंसी, अंडर-फ्रीक्वेंसी, ओवर-वोल्टेज और अंडर-वोल्टेज सुरक्षा योजनाओं पर उनके प्रभाव की जांच अलग-अलग ईवी चार्जिंग लोड प्रवेश स्तरों के तहत की गई है।

- अध्ययन शक्ति गुणवत्ता पर विभिन्न द्वीपीय पहचान विधियों के प्रभाव की जांच करता है। इसके अलावा, यह विभिन्न द्वीपीय पहचान विधियों में पैरामीटर भिन्नताओं के संबंध में वर्तमान संकेत की कुल हार्मोनिक विकृति (टीएचडी) का आकलन करता है। यह तुलनात्मक विश्लेषण बिजली की गुणवत्ता पर उनके प्रभावों को कम करने के लिए द्वीपों का पता लगाने के तरीकों में सुधार के लिए मूल्यवान अंतर्दृष्टि प्रदान करता है

- उन्होंने प्रस्ताव दिया एआईपीएस आर्किटेक्चर का टाइफून-हार्डवेयर-इन-लूप (एचआईएल) और रियल-टाइम डिजिटल सिम्युलेटर (आरटीडीएस) आधारित पावर हार्डवेयर इन द लूप (पीएचआईएल) टेस्टबेड दोनों का उपयोग करके विभिन्न क्षेत्रों में कठोर रियल-टाइम परीक्षण किया गया है। सिमुलेशन और प्रयोगात्मक सेटिंग्स में 200 से अधिक आइलैंडिंग और गैर-आइलैंडिंग केस स्टडी के माध्यम से विधि के प्रदर्शन का मूल्यांकन किया गया है। परिणाम इंगित करते हैं कि प्रस्तावित विधि मजबूत, सटीक और द्वीप की घटनाओं का तेजी से पता लगाने में सक्षम है, जिसका पता लगाने का समय 150 मिलीसेकंड जितना कम है।

मुख्य शब्दः डिस्ट्रिब्यूटेड जेनरेशन (डीजी), डिस्टर्बेंस इंजेक्शन, आइलैंडिंग आइडेंटिफिकेशन, नॉन-डिटेक्शन जोन (एनडीजेड), बिजली की गुणवत्ता, सुरक्षा, गतिज ऊर्जा के परिवर्तन की दर, रियल-टाइम डिजिटल सिम्युलेटर (आरटीडीएस), टाइफून हार्डवेयर-इन-लूप (HIL).

Contents

List of Figures

List of Tables

Nomenclature

Acronyms/Abbreviations

SCADA Supervisory Control and Data Acquisition

AAIPS Adaptive Anti-Islanding Protection System

AC Alternating Current

AIPS Anti-Islanding Protection Scheme

C Capacitance

CCL Constant Current Load

CIGRE Conseil International des Grands Réseaux Electriques

CIGRE International Council on Large Electric Systems

CIL Constant Impedance Load

CIL Constant Impedance Load

CPL Constant Power Load

CV constant Voltage

DC Direct Current

DER Distributed Energy Resources (DERs)

DG Distributed Generators

DSO Digital Storage Oscilloscope

EPDS Electric Power Distribution System

EV Electric Vehicle

f Frequency

HIF High Impedance Fault

HIL Hardware in Loop

IBG Inverter-Based Generation

IDM Islanding Detection Methods

IDT Islanding Detection Time

IEEE Institute of Electrical and Electronics Engineers

IGBT Insulated-gate Bipolar Transistor

IIS Indian Interconnection Standards

IM Induction Motor

IML Induction Motor Load

KE Kinetic Energy

L Inductance

LV Low Voltage

NDZ Non-Detection Zone

OF Over Frequency

OV Over Voltage

P Power

PCC Point of Common Coupling

PHIL Power Hardware in Loop

PI Proportional-Integral

PLL Phase-Locked Loop

PMU Phasor Measurement Units

PRBS Pseudorandom Binary Sequence

PWM Pulse Width Modulation

R Resistance

RLC Resistance-Inductance-Capacitance

RMS Root Mean Square

ROCOKE Rate of Change of Kinetic Energy

ROROKE Rate of Rise of Kinetic Energy

RSCAD Real-time Simulator Computer Aided Design

RTDS Real-Time Digital Simulator

SFS Sandia Frequency Shift

SOC State of charge

SPS Spitzenberger and Spies

THD Total Harmonic Distortion

UF Under Frequency

UL Underwriters Laboratories

UV Under Voltage

V Voltage

VSC Voltage Source Converter

ZIP Constant Impedance, Constant Current and Constant Power